

АДАПТЕР РАДИАЛЬНЫХ КАНАЛОВ (8R8T) ARINC429 ДЛЯ PCIe РЕХ429-1-XX.**Оглавление:**

1. НАЗНАЧЕНИЕ И СОСТАВ АДАПТЕРА.	2
1.1. Назначение.	2
1.2. Состав.	2
2. ОБЩИЕ ПРИНЦИПЫ РАБОТЫ И ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ АДАПТЕРА.	2
2.1. Общие принципы работы.	2
2.2. Технические характеристики.	3
3. РЕГИСТРОВАЯ МОДЕЛЬ АДАПТЕРА.	3
3.1. Регистр режимов RM (ЗП).	3
3.2. Регистр программного сброса и Идентификатора RID (ЧТ).	4
3.3. Регистр прерываний каналов ПК RGS (ЗП/ЧТ).	4
3.4. Регистр адреса, данных ОЗУ адаптера RA, RD (ЗП/ЧТ).	4
3.5. Регистры разовых команд (ПК) адаптера DO(ЗП) и DI (ЧТ).	4
3.6. Регистр флагов прерываний каналов ПК и ПК адаптера RF (ЧТ).	4
4. РАСПРЕДЕЛЕНИЕ АДРЕСНОГО ПРОСТРАНСТВА ОЗУ АДАПТЕРА.	4
4.1. Зона данных ПК ОЗУ Адаптера ПК SI/SO.	5
4.2. Зона таблиц данных ТВ программного расписания каналов SI/SO.	6
4.3. Регистры управления (RF,RC,RS,RB) каналов приема-выдачи ПК.	6
4.3.1. Регистр Настройки Частоты (RF) и буферные регистры данных (RB) каналов ПК.	6
4.3.2. Регистры задания (RC) и состояния/режима (RS) входных, выходных каналов ПК.	6
5. РАБОТА АДАПТЕРА.	7
5.1. Настройка (инициализация) каналов ПК на частоту ПК.	7
5.2. Настройка каналов ПК на режимы приема-выдачи.	7
5.3. Работа Адаптера в режиме выдачи ПК.	8
5.4. Работа Адаптера в режиме приема ПК.	8
5.5. Работа адаптера при приеме-выдаче Разовых Команд.	9
5.6. Формирование и обработка прерываний адаптера.	9
6. РЕКОМЕНДАЦИИ ПОЛЬЗОВАТЕЛЯМ АДАПТЕРА.	10
6.1. Программное Расписание (ТВ) каналов ПК.	10
6.2. DTV(14,13) - наличие управления приема-выдачи слов ПК по DTV.	10
6.3. NB - наличие 2-х буферов ПК на канал.	10
6.4. NC - наличие 2-х буферов ТАВ ПРС на канал ПК.	10
6.5. Рекомендации по построению программ пользователя.	10
6.6. Рекомендации по эксплуатации и техническому обслуживанию.	11

1 НАЗНАЧЕНИЕ И СОСТАВ АДАПТЕРА.

1.1 Назначение.

Адаптер РЕХ429-1 (далее адаптер) выполнен в конструктиве стандартной карты PCIe x1- и предназначен для сопряжения интерфейса PCIe PC с системами и устройствами по последовательному интерфейсу **ARINC 429** (последовательный код – ПК по ГОСТ 18977-79 и РТМ1495-75) и дискретным каналам (Разовые Команды - РК) по ГОСТ 18977-79.

1.2 Состав.

В состав Адаптера входят:

- **MPCie** – мост-контроллер 16-разрядных портов шины **PCIe**, обеспечивает режимы конфигурирования, запроса прерывания и обмена информацией шины **PCIe** с регистрами адаптера по локальной шине **L-Bus**.
- **ROM** – ПЗУ расширения BIOS, обеспечивает автоконфигурирование модуля в технологии **Plug and Play**.
- **PLD** – Программируемое логическое устройство, включающее всю логическую часть схемы Адаптера и обеспечивающее обмен портов адаптера с шиной **PCIe** и режим запроса прерывания от Адаптера.
- **RSI** - приемники каналов ПК по ARINC-429;
- **TSO** - передатчики каналов ПК по ARINC-429;
- **RDI** - приемники входных каналов РК типа ОК - «ключ на корпус»;
- **TDO** - передатчики выходных каналов РК типа ОК - «ключ на корпус»;
- **RAM** - оперативное запоминающее устройство (ОЗУ) контроллера ПК емкостью 64 Кбайт;
- **G** - генератор тактовых импульсов (32 МГц.).

Логическая часть схемы адаптера выполнена на ПЛИС фирмы **ALTERA MAX 7512AE**, приемники-передатчики каналов **ПК** и **РК** выполнены на дискретных компонентах, в адаптере используется импортная элементная база.

На **Рисунке 1** приведена функциональная схема Адаптера.

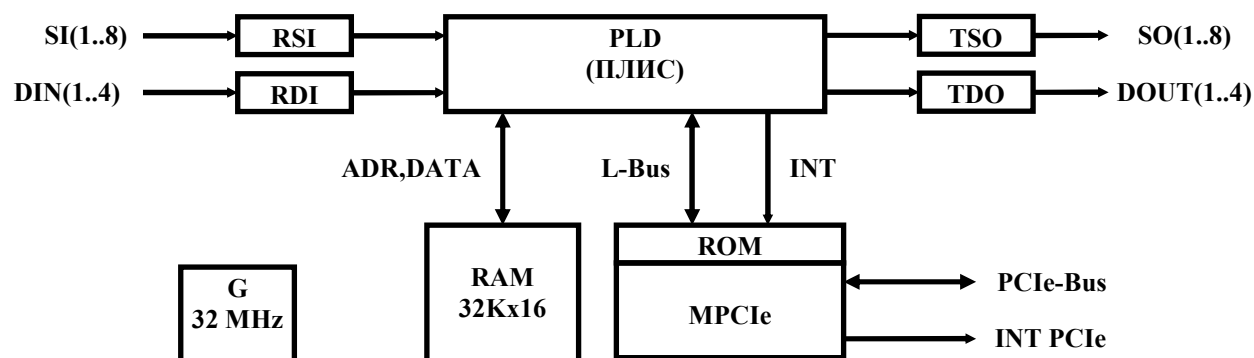


Рис.1. Функциональная схема адаптера РЕХ429-1XX.

2 ОБЩИЕ ПРИНЦИПЫ РАБОТЫ И ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ АДАПТЕРА.

2.1 Общие принципы работы.

Управление работой адаптера и обмен данными шины **PCIe** с внешними каналами адаптера осуществляется через 16-ти разрядные порты адаптера, входящие в адресное пространство портов шины **PCIe**.

Управление и обмен данными шины **PCIe** с каналами ПК адаптера осуществляется через ОЗУ адаптера и позволяет со стороны шины **PCIe** осуществлять независимую программную настройку каждого канала ПК на частоту и режимы приема-выдачи ПК.

Принятые коды ПК записываются и хранятся в **ОЗУ** адаптера в соответствии с программной моделью адаптера и заданным режимом приема ПК.

Коды, предназначенные для выдачи, из **ОЗУ** адаптера, в соответствии с программной моделью и заданным режимом выдачи ПК, передаются в выходные каналы ПК.

Адаптер, при чтении регистров-портов передает в шину **PCIe** код состояния входных каналов **РК** адаптера, а так же передает в выходные каналы **РК** адаптера код, записанный по шине **PCIe** и хранящийся в регистрах-портах адаптера.

Модуль формирует и запоминает в регистрах до шестнадцати сигналов прерываний от каналов ПК и до четырех сигналов прерываний от входных каналов РК, по которым с возможностью побитного маскирования, формируется сигнал запроса прерывания шины **PCIe**.

2.2 Технические характеристики.

- Количество, доступных пользователю (всего) 16-разрядных портов В/В шины PCIE адаптера: **16 (272);**
- Количество занимаемых прерываний шины PCIE: **1;**
- Количество формируемых сигналов прерываний от каналов ПК и входных каналов РК: **16 и 4;**
- Количество входных (SI) каналов ПК по ARINC-429, не более: **8 (4, 2);**
- Количество выходных (SO) каналов ПК по ARINC-429, не более: **8 (4, 2);**
- Частота принимаемых ПК: **(12..14,5)КГц, 48 КГц +/-25%, 100 КГц +/-1%;**
- Эквивалентная нагрузка входного канала ПК: **Rн не менее 20 КОм, Сн не более 10 пФ;**
- Частота выдаваемых ПК: **12,5 КГц +/-1%, 50 КГц +/-1%, 100 КГц +/-1%;**
- Нагрузка выходного канала ПК: **Rн не менее 600 Ом, Сн не более 10.000 пФ;**
- Количество входных, выходных каналов РК типа «ключ на корпус»: **4 и 4;**
- Параметры сигналов входных РК (DIN): отсутствие сигнала **2,4В<Uвх<35В** или обрыв;
наличие сигнала **(0,22+/-0,22)В;**
- Минимальная длительность входных сигналов РК при регистрации прерываний (не менее) **8 мкс;**
- Параметры выходных РК (DOUТ): отсутствие сигнала **Uн<35В** (закрытое состояние);
(выходной каскад - ОК) наличие сигнала **Uот<0,7В** при **Iн<20мА** (открытое состояние);
- ОЗУ **32К 16-**разрядных слов;
- Напряжения питания: **+3.3В +/-5% , I потр. не более 450 мА;**
+12В +/-10% , I потр. не более 400 мА;
- Время готовности модуля к работе после включения питания не более **200 мкс.;**

3 РЕГИСТРОВАЯ МОДЕЛЬ АДАПТЕРА.

Доступ к регистрам и ОЗУ адаптера осуществляется через 16-разрядные порты ввода-вывода шины PCIE, в Табл.1 приведены форматы данных и смещение адресов регистров модуля:

Табл.1. 16-разрядные регистры-порты шины PCIE адаптера.

Рег.	Адр	15	14	13	12	11	10	09	08	07	06	05	04	03	02	01	00	Режим доступа
RA	+0	x																ЗП (x - безразлично) ЧТ
RD	+2	0																ЗП/ЧТ с инкрм. RA
RM	+4																	ЗП
RID	+4	0	1	0	1													ЧТ, программ. RESET
RGS	+6																	ЧТ с обнулением RGS
																		ЗП с обн. блокир. IRQ
DO	+8																	ЗП (сброс по RESET)
DI	+8																	ЧТ
RGF	+A	FQ	0	0	FS													ЧТ с обнул. FQ,F(4,..1)

Где: RA, RD - регистры адреса и данных ОЗУ адаптера, доступны по записи и чтению от PCIE;
 RM - регистр режима работы адаптера, доступен по записи от PCIE;
 RID - регистр программного сброса и идентификатора адаптера, доступен по чтению от PCIE;
 RGS - регистр прерываний каналов ПК адаптера, доступен по записи и чтению от PCIE;
 DO - регистр выходных разовых команд адаптера, доступен по записи от PCIE;
 DI - регистр входных разовых команд адаптера, доступен по чтению от PCIE;
 RGF - регистр флагов прерываний каналов ПК и РК адаптера, доступен по чтению от PCIE;

3.1 Регистр режимов RM (ЗП).

Регистр режима RM предназначен для задания общих режимов работы адаптера и включает:

- RM(0)=R=1, режим **Настройка**: ЗП в зону BUF ОЗУ **разрешена**, прием-выдача ПК **запрещен**,
=0, режим **Работа**: ЗП в зону BUF ОЗУ **запрещена**, прием-выдача ПК **разрешен**.
- RM(1)=M=0(1), маска флага прерывания FS - формирование флага FS **разрешено (запрещено)**;
- RM(2)=E=0(1), сигнал **Запрет Выхода** - выходы ПК SO активны (на выходах ПК SO активная пауза),
- выходы РК DOUТ активны (на выходах DOUТ логический «0»);
- RM(3)=T=0(1), сигнал **Тест** – каналы ПК SI подключены к **линии** (каналы SI(8-1) подключены к SO(8-1);
- каналы РК DIN подключены к **линии** (каналы DIN(4-1) подключены к DOUТ(4-1));
- RM(7)=S=0(1), сигнал SI32- при приеме ПК в ОЗУ в 32-й разряд данных ПК записывается **0 (1)**;
- RM(11-8)=M(4-1)=0(1), маски флагов прерываний F(4,..1) -формирование флагов F() **разрешено(запрещено)**;
- RM(15-12)=K(4-1)=0(1), режим флагов прерываний F(4,..1) -формирование флагов F() по логической «1»(0);

Примечание: Сигналы R,E,M,M(4,..1) устанавливаются сигналом **RESET**, устанавливаются и снимаются программно.

3.2 Регистр программного сброса и идентификатора RID (ЧТ).

При чтении регистра в **PCIe** передается код идентификатора адаптера и аппаратно формируется сигнал программного сброса адаптера, при этом устанавливаются биты регистра **RM(11-8,2-0)**, обнуляются регистры **RGS**, **DO**, **RGF** и снимается блокировка формирования **IRQ**.

- **RID(0)** содержит код идентификатора (**ID**) адаптера, где:

RID(15-12) - код **ID** адаптера; **RID(11-8)/(7-4)** - код количества каналов **SI/SO**; **RID(3-0)** - код версии адаптера;

Адаптер изготавливается в следующих модификациях по количеству каналов **ARINC-429**:

- **РЕХ429-1-88** - восемь входных, восемь выходных каналов ПК, код **ID=5880h**;
- **РЕХ429-1-84** - восемь входных, четыре выходных каналов ПК, код **ID=5840h**;
- **РЕХ429-1-44** - четыре входных, четыре выходных каналов ПК, код **ID=5440h**;
- **РЕХ429-1-42** - четыре входных, два выходных каналов ПК, код **ID=5420h**;

Примечание: в модификациях исключаются старшие каналы ПК, а их зоны памяти в ОЗУ остаются свободными.

3.3 Регистр прерываний каналов ПК RGS (ЗП/ЧТ).

Регистр прерываний **RGS** при чтении передает код сигналов прерываний каналов ПК, сформированных адаптером, при ненулевом коде в регистре и при снятой маске прерывания (**RM(1)=M=0**), адаптер устанавливает флаг прерывания **FS**, который вызывает формирование запроса прерывания **IRQ PCIe** и может быть прочитан в регистре **RGF** адаптера.

Регистр **RGS** и флаг **FS** обнуляются после чтения регистра **RGS**, по сигналу **RESET PCIe**, при чтении регистра **RID** и при установке бита **RM(0)=R=1**, запись произвольного кода в регистр **RGS** снимает блокировку прерывания **IRQ** адаптера, которая устанавливается при каждом формировании сигнала **IRQ**.

3.4 Регистр адреса, данных ОЗУ адаптера RA, RD (ЗП/ЧТ).

Регистры **RA, RD** обеспечивают доступ к **ОЗУ** адаптера. При обращении к регистру **RD** по записи или чтению, код **RD** записывается в ячейку **ОЗУ**, или в **RD** возвращаются данные чтения ячейки **ОЗУ** по адресу, хранящемуся в регистре **RA**. После обращения к **RD** код адреса регистра **RA** инкрементируется.

3.5 Регистры разовых команд (PK) адаптера DO(ЗП) и DI (ЧТ).

- **DO(3-0)=PK DOUT(4-1)** - регистр выходных ПК, обнуляется сигналом **RESET**, доступен по записи, - коду **1** соответствует открытое состояние выходного транзистора, коду **0** - закрытое состояние;
- **DI(3-0)=PK DIN(4-1)** - при чтении передает код состояния входных каналов ПК, - коду **0** соответствует наличие на входе сигнала уровня **2,4В < U_{вх} < 3,5В** или обрыв, - коду **1** соответствует наличие на входе сигнала уровня **(0,22+/-0,22)В**;

3.6 Регистр флагов прерываний каналов ПК и ПК адаптера RF(ЧТ).

- **RGF(15)=FQ**, флаг устанавливается адаптером при формировании запроса прерывания **IRQ PCIe** по установке любого из флагов **FS** или **F(4,..1)** регистра, сбрасывается при чтении регистра и по сигналам **RESET** адаптера;
- **RGF(12)=FS** - флаг устанавливается при ненулевом коде в регистре **RGS** адаптера при снятой маске прерывания (**RM(1)=M=0**), сбрасывается при чтении регистра **RGS**, по сигналам **RESET** адаптера и при установке бита **RM(0)=R=1**;
- **RGF(11-8)=F(4-1)** - флаги прерываний от входных сигналов ПК **DIN(4-1)**, устанавливаются соответственно при сброшенных битах масок **RM(11-8)=M(4-1)=0** при поступлении сигнала логической «1» или «0» на соответствующем входе ПК. Прерывание регистрируется при поступлении сигнала логической «1» («0»), если соответствующие биты регистра **RM(15-12)=K(4-1) = «0» («1»)**, флаги **RF()** сбрасывается при чтении регистра **RGF** и по сигналам **RESET** адаптера;
- **RGF(3-0)=DI(3-0)=PK DIN(4-1)** - при чтении передает код состояния входных каналов ПК.

Регистровая и программная модель адаптера **РЕХ429-1-XX** полностью повторяет модель адаптера **РЕХ429-1-XX**.

4 РАСПРЕДЕЛЕНИЕ АДРЕСНОГО ПРОСТРАНСТВА ОЗУ АДАПТЕРА.

Управление работой каналов ПК адаптера осуществляется через ОЗУ, доступ к которому со стороны шины PCIe обеспечивается через регистры **RA** и **RD**, форматы адреса ОЗУ приведены в табл.2:

Табл.2. Форматы адреса ОЗУ А(14..0) при приеме и выдаче ПК (32К 16-разрядных слов).

Рг./Зона	14	13	12	11	10	09	08	07	06	05	04	03	02	01	00	Примечания				
ПК SI	1	NB	DTB(12..09)				Счетчик Слов CC(7-0)=RS(7..0)				DTB(12-01)				1/0	при приеме по CC (RS(9)=1) при приеме по АП (RS(9)=0)				
ПК SO																NB -Номер Банка ПК SI/SO				
TB SI	0	1	NC	0	NK SI			Адрес Параметра (АП) SI= ПК(1-8)								NK -код номера канала SI/SO				
TB SO				1	NK SO			Счетчик Слов (CC) SO(7-0)=RS(7..0)								NC -Номер Страницы TB				
USER	0	0	1	Адрес = (1000..1FFF)h - RAM Зоны Пользователя												ЗП/ЧТ				
BUF RB	0	0	0	0	0	0	0	1	AB	0	0/1	NK SI/SO				Рег. Буфер ПК Каналов ПК				
RC								0	0	1	0					Рег. Задания каналов ПК				
BUF RS								0	0	0	1					Рг. Сост./Режима Каналов ПК				
BUF RF								0	0	0	0					Рег. Частоты ПК каналов				

Где:

- ПК SI/SO (A=4000..7FFFh) - зона данных ПК входных SI и выходных SO каналов ПК;
- TB0 SI (A=2000..27FFFh) - зона NC=0 таблиц данных программного расписания входных каналов ПК;
- TB1 SI (A=3000..37FFFh) - зона NC=1 таблиц данных программного расписания входных каналов ПК;
- TB0 SO (A=2800..2FFFFh) - зона NC=0 таблиц данных программного расписания выходных каналов ПК;
- TB1 SO (A=3800..3FFFFh) - зона NC=1 таблиц данных программного расписания выходных каналов ПК;
- USER (A=1000..1FFFh) - зона пользователя, свободная для записи-чтения оперативных данных;
- BUF (A=000.xxxx.xx0x.xxxx) - зона буферных регистров (RF,RS,RB) каналов приема и выдачи ПК;
- RC(F..0) – ADDRESS RC=002Fh..0020h - зона регистров задания каналов NK() приема и выдачи ПК;
- RS(F..0) – ADDRESS RS=001Fh..0010h - зона регистров состояния каналов NK() приема и выдачи ПК;
- RF(F..0) – ADDRESS RF=000Fh..0000h - зона регистров частоты каналов NK() приема и выдачи ПК;
- NK SI, NK SO - трех разрядный код № канала ПК: каналы SI(8..1), SO(8..1) NK(2..0) = (7..0).
- NK SI/SO- четырех разрядный код № канала ПК NK(3..0)=: каналы SI(8..1) = (7..0), SO(8..1) = (F..8)h.

Внимание: Зона BUF ОЗУ (RF,RS,RB) в режиме Работа (RM(0)=R=0) аппаратно защищена от записи по PCIe.

4.1 Зона данных ПК ОЗУ Адаптера ПК SI/SO.

Зона данных предназначена для хранения принятых и выдаваемых данных ПК, в ОЗУ записывается и хранится только код первых 31 разрядов слова данных ДПК(31-1), 32-й разряд ПК (бит контроля четности) проверяется при приеме и формируется при выдаче аппаратно, код ПК содержится в двух смежных ячейках ОЗУ, формат данных и адреса слова ПК приведен в табл.3.

Табл.3. Формат данных и адреса ОЗУ слова ПК при приеме-выдаче ПК.

D(15..0) ОЗУ	15	14 ... 08	07	06	05	04	03	02	01	00	Адрес ОЗУА(0)
Разряды данных	16	15 ... 09	01	02	03	04	05	06	07	08	0
ПК(31..1) SI/SO	S	31 ... 25	24	23	22	21	20	19	18	17	1

Где:

- ДПК(31..1), код первых 31 разрядов данных ПК приема (выдачи);
- при приеме ПК в бит S адаптер записывает код регистра режима RM(7)=SI32;
- при выдаче ПК, бит S=1 записывается пользователем, если данное слово ПК необходимо выдать в канал, S=0 - если слово необходимо пропустить, при этом в канале формируется активная пауза длительностью 40T.

Зона данных ПК для всех каналов ПК общая и разделена на два Банка данных (NB=0 и NB=1), код Номера Банка соответствует 13 разряду адреса ОЗУ и для каждого канала ПК независимо задается в регистрах управления RC,RS(13) данного канала. Физический адрес ПК ОЗУ SI/SO A(14..0) при приеме и выдаче ПК формируется адаптером в соответствии табл.2:

- * при приеме ПК по адресу параметра (АП), адрес ОЗУ A(12-1) формируется из кода данных DTB(12-1), считанного из ОЗУ по адресу TB SI для данного адреса параметра АП принятого слова ПК и номера канала SI;
- * при приеме ПК по счетчику слов (CC), адрес ОЗУ A(12-9) формируется аналогично, а адрес ОЗУ A(8-1) равен текущему коду счетчика слов CC, хранящемуся в регистре RS(7-0) данного канала SI;
- * при выдаче ПК, адрес ОЗУ A(12-1) формируется из кода данных DTB(12-1), считанного из ОЗУ по адресу TB SO для данного текущего кода счетчика слов CC, хранящемуся в регистре RS(7-0) данного канала SO.

4.2 Зона таблиц данных ТВ программного расписания каналов SI/SO.

Зона **ТВ** таблиц программного расписания обеспечивает задание для каждого слова ПК каждого канала меток управления и физического адреса ОЗУ **A(12-1)** зоны данных **ПК** при приеме и выдаче ПК. Адрес ОЗУ **ТВ** при приеме и выдаче ПК формируется адаптером в соответствии с **табл.2**:

- * **при приеме ПК**, адрес ОЗУ **ТВ A(7-0)** равен коду принятых данных **ПК(1-8) = АП(7-0)**, принятого слова ПК данного канала **SI** (веса разрядов: **ПК(1)**, **АП(7)** - **старшие**, **ПК(8)**, **АП(0)** - **младшие**);
- * **при выдаче ПК**, адрес ОЗУ **ТВ A(7-0)** равен текущему коду Счетчика выданных Слов **СС(7-0)**, хранящемуся в регистре **RS(7-0)** данного канала **SO**.

Объем таблицы **ТВ** каждого канала - **256 слов**, что соответствует разрядности Адреса Параметра ПК **SI** и Счетчика Слов ПК **SO**. Зона таблиц **ТВ** индивидуальна для каждого канала ПК и разделена на две **Страницы** (**NC=0** и **NC=1**), код **Номера Страницы** соответствует 12 разряду адреса ОЗУ и для каждого канала ПК независимо задается в бите регистра управления **RC, RS(12)** данного канала.

Формат данных таблицы управления (**DTB**) приведен в **табл.6**.

Табл.6. Формат Данных ОЗУ Таблицы управления (DTB) входных и выходных каналов SI, SO.

DTB	15	14	13	12 11 10 09	08 ... 01	00	Режим ПК	Примечания.
SI	M	E	x	A ОЗУ ПК A(12-09)	A ОЗУ ПК A(8-1) безразлично	KM	прием по АП прием по Сч.Сл.	при E=1 нет ЗП ПК в ОЗУ при E=0 есть ЗП ПК в ОЗУ
SO		E	E1	Адрес ОЗУ ПК A(12-01)			упр. выдача ПК	выдача ПК/форм. паузы 40T

Где:

- **DTB(15)=M=1**, при **RC(15)=0** данного канала формирует бит Прер. в соответствующем разряде регистра **RGS**;
- **DTB(14)=E=0(1)** **SI** -при приеме есть запись ПК в ОЗУ и инкремент **СС** (нет инкремента и записи ПК в ОЗУ);
- **DTB(14,13)=E,E1** **SO** - при выдаче ПК управление пропуском или формированием слова ПК:
 - **выдача слова ПК** при **DTB(14,13)=00**, при **DTB(13)=1**, если **RC(14) = DTB(14)**;
 - **формирование паузы 40T** при **DTB(14,13)=10**, при **DTB(13)=1**, если **RC(14) # DTB(14)**.
- **KM=1** - при циклической выдаче ПК обнуляет код Сч. Слов регистра **RS(7-0)** канала **SO**,
- в остальных режимах обнуляет бит **RS(8)=ES**, прекращая прием-выдачу ПК по данному каналу.

4.3 Регистры управления (RF,RC,RS,RB) каналов приема-выдачи ПК.

В данной зоне ОЗУ расположены регистры управления входными и выходными каналами ПК, каждому каналу ПК приписаны: регистр настройки частоты ПК - **RF**, регистр задания - **RC**, регистр состояния/режима - **RS**, и две пары буферных регистров данных ПК - **RB**.

Регистры **RF,RS,RB** располагаются в зоне **BUF** ОЗУ, в режиме **Работа** (**RM(0)=R=0**) эта область памяти для шины **PCIE** доступна только по чтению, в режиме **Настройка** (**RM(0)=R=1**) - по записи и чтению.

4.3.1 Регистр Настройки Частоты (RF) и буферные регистры данных (RB) каналов ПК.

Регистр **RF** предназначен для установки в режиме **Настройка** кода частоты (**F1,F0**) приема (выдачи) ПК и установки режима контроля (**P**) при приеме ПК (или формирования - при выдаче ПК) бита четности (32-й бит слова ПК) данного канала. Формат данных регистров **RF** представлен в **табл.4**.

Табл.4. Формат данных регистров настройки частоты каналов ПК.

Регистр	15..3	2	1	0	Обмен по PCIE	Код F1,F0	1X	01	00
RF SI/SO	0	P	F1	F0	ЗП/ЧТ при R=1	Частота SI, кГц	100	48 +/-25%	12..14,5
RF SI/ SO	x	P	F1	F0	ЧТ при R=0	Частота SO, кГц	100	50	12.5

При: P=0, для входных каналов- контроль нечетности, для выходных каналов- дополнение до нечетности ПК.

P=1, для входных каналов - блокировка контроля, для выходных каналов - дополнение до четности ПК.

Регистры **RB** предназначены для приема-выдачи текущего кода ПК каналов ПК, в режиме **Настройка** должны обнуляться пользователем, в режиме **Работа** регистры **RF, RB** доступны пользователю только по чтению.

4.3.2 Регистры задания (RC) и состояния/режима (RS) входных, выходных каналов ПК.

Для каждого канала ПК в ОЗУ закреплены индивидуальные регистры **RC, RS**, форматы данных кодов настройки и состояния регистров для входных и выходных каналов ПК приведены в **табл.5**.

Табл.5. Формат данных регистров управления RC,RS входных (SI), выходных (SO) каналов ПК.

Регистр	15 14 13 12	11	10 09 08	07...00	Режим PCIE	Режим ПК
RC SI	M x NB NC	x	ZC AC EC	Начальный код	ЗП / ЧТ	установка
RC SO	M E NB NC		ZC CC EC	Счетчика Слов ПК CC(7-0)		задания
RS SI/SO	0				ЗП при R=1	настройка RF
RS SI	x x NB NC	0	0 AS ES	Текущий (исполнительный) код	ЧТ при R=0	прием ПК
RS SO			0 CS ES	Счетчика Слов ПК CC(7-0)		Выдача ПК

Где:

- **RC(15)=M=1(0)** - запрет (разрешение) формир. Прер. INT данного канала в регистре **RGS** по метке **DTB(15)**.
- **RC(14) SO=E** - управление режимом выдачи ПК по меткам **DTB(14,13)** по данному каналу **SO** ПК.
- **RC,RS(13)=NB** - код **Номера Банка** данных **ПК** данного канала ПК, соответствует адресу ОЗУ **A(13)**.
- **RC,RS(12)=NC** - код **Номера Страницы** данных **DTB** данного канала ПК, соответствует адресу ОЗУ **A(12)**.
- **RC(10)=ZC=1** - флаг установки **задания** смены режима приема (выдачи) ПК по данному каналу.
- **RC,RS(9) SI=AC,AS=0(1)** - режим приема ПК по **Адр. Параметра** (по **Сч. Слов**) по данному каналу **SI**.
- **RC,RS(9) SO=CC,CS=0(1)** - **циклический (однократный)** режим выдачи ПК по данному каналу **SO**.
- **RC,RS(8)=EC,ES=0(1)** - **запрет (разрешение)** режима приема-выдачи ПК по данному каналу.

5 РАБОТА АДАПТЕРА.

Адаптер готов к работе после включения питания через время 200 мкс., это время необходимо для выполнения автоконфигурации платы в системе PCIe Plug and Play и конфигурирования ПЛИС адаптера, при этом сигналы выходных каналов ПК и РК удерживаются в состоянии логического «0».

Чтение регистра **RID(+4)** идентификатора адаптера вызывает сброс адаптера в начальное состояние.

Обмен данными с шиной PCIe и управление режимами работы адаптера осуществляется через регистры-порты адаптера. База адресов портов пользователя адаптера в адресном пространстве портов шины PCIe и номер прерывания IRQ назначаются BIOS при загрузке ЭВМ и не могут переназначаться пользователем в сеансе работы. Их параметры могут быть получены стандартными средствами BIOS или функциями поставляемого ПО адаптера.

В режиме **Настройка (RM(0)=R=1)** адаптер не осуществляет прием-выдачу ПК, а данные регистров **RC,RS,RF** ОЗУ не воспринимаются и не модифицируются.

В режиме **Работа (RM(0)=R=0)** адаптер осуществляет обработку сигналов Готовности от каналов ПК и обеспечивает режимы приема (выдачи) ПК в соответствии с программной моделью адаптера.

В режиме **Тест (T=RM(3)=1)** работа выходных каналов ПК, РК не меняется, а к логическим входам входных каналов ПК, РК подключаются сигналы соответствующих логических выходов выходных каналов ПК и РК.

5.1 Настройка (инициализация) каналов ПК на частоту ПК.

В режиме **Настройка (RM(0)=R=1)** все адресное пространство ОЗУ адаптера доступно по записи, только в этом режиме осуществляется настройка каналов на **частоту ПК** и режим **контроля-формирования** бита четности приема-выдачи ПК. Настройка осуществляется записью кода настройки по разрядам регистров ОЗУ **RF(2-0)** входных и выходных каналов ПК, по остальным разрядам должен быть записан код «0».

В режиме **Настройка** может выполняться предварительная настройка регистров и запись массивов данных **ПК** и **ТВ** ОЗУ каналов ПК.

5.2 Настройка каналов ПК на режимы приема-выдачи.

Настройка канала на режим приема-выдачи ПК включает формирование и запись данных таблиц программного расписания (**DTB**), запись **стартовых** выходных данных ПК, и последующая настройка регистра задания **RC** данного канала на выбранный режим работы.

В режиме **Работа**, для каждого канала ПК адаптер анализирует флаг установки задания **ZC=RC(10)** регистра **RC**, всегда доступном по записи, и при его установке переписывает содержимое регистра **RC** в регистры **RC,RS** со снятием флага задания **ZC**. Очередная запись кода настройки в регистр **RC** данного канала должна производиться только при снятом флаге задания (**ZC=0**) от предыдущей настройки.

Запись данных в **регистры задания** может осуществляться как в режиме **Работа**, так и в режиме **Настройка**, при этом обеспечиваются следующие режимы настройки приема-выдачи ПК:

- **RC(10..8) SI (3П)=101(111)** - режим приема ПК по **Адресу Параметра** (по **Счетчику Слов**);
- **RC(10..8) SO(3П)=101(111)** - **циклический (однократный)** режим выдачи ПК по данному каналу;
- **RC(10..8) (3П) = 1x0** - **прекращение** приема-выдачи слов ПК по данному каналу;
- **RC(10..8) (ЧТ) = 1xx(0xx)** - задание **не принято** (задание **принято** или нет задания);

Далее, до установки следующего задания в канале, работа канала осуществляется с регистром **RS**, кроме битов **RC(15,14)=M,E**, которые считываются на исполнение из регистра задания **RC** и могут модифицироваться в процессе приема-выдачи ПК записью регистра **RC** без установки флага задания. Код регистра **RC(7-0)**, переписанный в регистр **RS(7-0)** при задании является кодом начального состояния **Счетчика Слов** приема-выдачи данного канала.

Установка режима **Работа (RM(0)=R=0)** должна производиться только при настроенных режимах приема-выдачи ПК, при этом выдача ПК в канал всегда начинается с пустого слова (пауза 40T), либо при обнуленном состоянии регистров управления **RC,RS** каналов ПК и последующей настройкой в режиме **Работа**.

В режиме **Работа** регистры **RF,RS,RB** доступны только по чтению, при этом в разрядах регистров **RF(15-3),RB** информация произвольна, а регистры **RS** отражают следующие состояния режима работы каналов ПК:

- **RS(10-8) SI (ЧТ) =001(011)** - выполняется режим приема ПК по **Адресу Параметра** (по **Счетчику Слов**);
- **RS(10-8) SO (ЧТ)=001(011)** - выполняется **циклический (однократный)** режим выдачи ПК;
- **RS(10-8) (ЧТ)=0x0** - **выполнился** прием или однократный режим выдачи ПК, или **нет** приема-выдачи ПК.
- **RS(7-0) (ЧТ)=Сч.Сл.(7-0)** - текущее значение количества принятых, выданных слов ПК;

5.3 Работа Адаптера в режиме выдачи ПК.

При обработке Готовности выходного канала, адаптер считывает код данных регистра **RC**, затем анализирует флаг задания **ZC** и запоминает значение битов **RC(15,14)**.

При отсутствии задания (**ZC=0**), читается регистр **RS** и при разрешении выдачи (**ES=RS(8)**) запоминается значения **RS(13-0)** полей **NB,NC,CS,ES,CC(7-0)**, далее по адресу сформированному из кодов **NC,NK,CC(7-0)** в соответствии **табл.2** читаются данные таблицы **DTB**, содержащие метки управления выдачей и адрес ОЗУ, где содержится код выходного слова ПК, который надо выдать при данном значении кода **Сч.Сл.** ПК.

По полученному адресу и коду **NB** из зоны данных **ПК** считывается код **Данных ПК** выдачи и посылается на выдачу в канал, после чего код **Сч. Слов.=RS(7-0)** инкрементируется и данные регистра **RS** возвращаются в ОЗУ.

Следующее слово выдается в канал ПК аналогично. Т.о. адреса, записанные в таблице программного расписания канала, определяют адреса слов ПК, которые последовательно, в соответствии со значениями Счетчика Слов регистра **RS** канала, будут выдаваться в канал выдачи.

Бит **KM=DTB(0)=1** в **циклическом** режиме выдачи обнуляет Счетчик Слов (**RS(7-0)**) канала, а в **однократном** режиме сбрасывает бит **ES=RS(8)**, что **прекращает** выдачу ПК в данном канале (код **RS(10-8)=010** -выполнена однократная выдача ПК). В **циклическом** режиме после сброса Счетчика Слов регистра **RS** канала, выдача ПК продолжается со значения **Сч. Слов=0**.

При коде **S=0** в 32-м разряде данных ПК (см. Табл.3) выдача слова ПК не производится, а формируется активная пауза длительностью 40T – пропуск слова. Пропуск слова выполняется независимо от данных ПК и, если получена метка **DTB(14,13)=10**, или, если при **DTB(13)=1**, значение **DTB(14)** не равно значению бита регистра **RC(14)=E**.

Метки управления выдачей **DTB(14,13)** при модификации бита регистра **RC(14)=E**, позволяют в процессе **циклической** выдачи формировать временную диаграмму выдачи слов ПК. Модификации регистра **RC** в процессе выдачи ПК не могут вызвать «разрыва» кода ПК выдачи.

При выдаче кода ПК с меткой управления **DTB(15)=M=1**, если значение бита регистра **RC(15)=M=0**, в соответствующем разряде регистра **RGS** формируется бит прерывания **INT** данного канала **SO**.

На **Рис.2** приведена временная диаграмма работы адаптера при выдаче ПК.

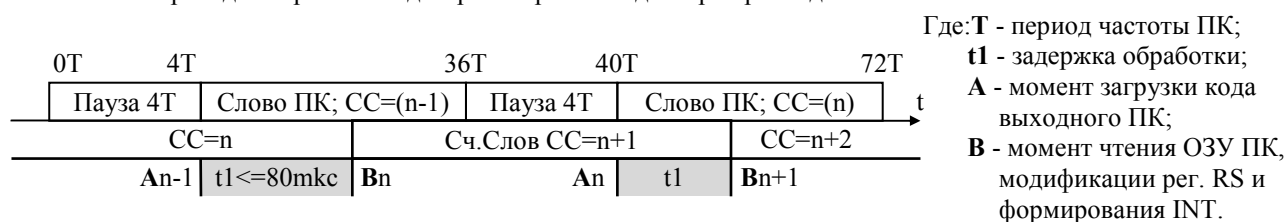


Рис.2. Временная диаграмма работы адаптера при выдаче ПК.

5.4 Работа Адаптера в режиме приема ПК.

Работа входного канала начинается с приема в буферные регистры **RB** канала **правильного** слова ПК (наличие 32-х бит, бита нечетности и паузы после слова ПК), далее работа до чтения регистра **RS** выполняется аналогично работе выходного канала, при этом запоминаются бит регистра **RC(15)=M** и значения полей регистра **RS NB,NC,AS,ES,CC(7-0)**, бит **AS** определяет режим приема ПК по **Адресу Параметра** или по **Счетчику Слов** ПК. Затем по адресу сформированному из кодов **NC,NK,АП(7-0)** в соответствии **табл.2** читаются данные таблицы **DTB**, содержащие метки управления и адрес ОЗУ для приема входного слова ПК.

Далее в режиме приема по **АП** по полученному адресу и коду **NB** формируется адрес ОЗУ **данных ПК** (см.Табл.2), куда записываются принятые данные ПК.

В режиме приема по **Счетчику Слов** адрес ПК формируется из кода **NB**, кода **DTAB(12-9)** и кода **Счетчика Слов** регистра **RS(7-0)** (см.Табл.2).

Обработка метки **M=DTB(15)** в обоих режимах приема выполняется аналогично каналам **SO**.

Инкремент **Счетчика Слов** выполняется только если **DTB(14)=E=0**, при этом в регистре **RS** сохраняется текущее значения Счетчика Слов, соответствующее количеству принятых слов ПК.

При получении метки **DTB(14)=E=1** запись ПК в ОЗУ и инкремент **Сч. Слов SI** не производится, а при получении метки **DTB(0)=KM=1** сбрасывается бит регистра **RS(8) =ES**, что **прекращает** прием ПК по данному каналу (код **RS(10-8)=0x0**).

При записи принятого ПК в ОЗУ для всех каналов, в разряд данных, соответствующий **ПК(32)=S**, записывается значение кода регистра **RM(7)=S**.

На **Рис.3** приведена временная диаграмма работы адаптера при приеме ПК.

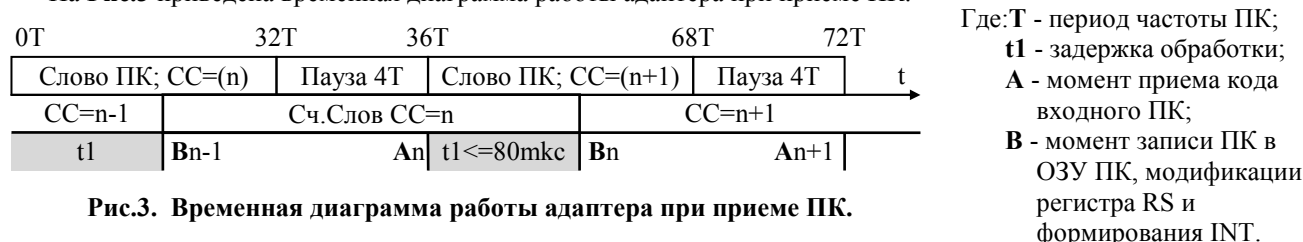


Рис.3. Временная диаграмма работы адаптера при приеме ПК.

5.5 Работа адаптера при приеме-выдаче Разовых Команд.

Адаптер имеет четыре входных и четыре выходных канала Разовых Команд.

На Рис.4 представлены принципиальные схемы входных, выходных каскадов ПК.

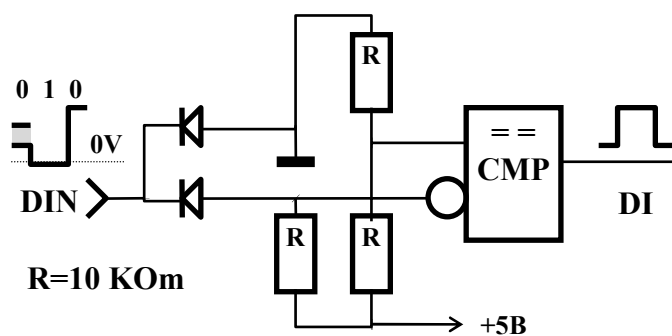


Рис.4 Схема входного каскада ПК.

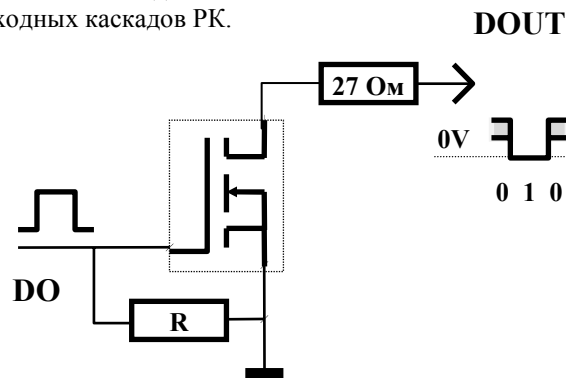


Схема выходного каскада ПК.

При чтении регистров портов **DI** или **RGF** мгновенное состояние входных ПК **DIN** передается в шину PCIE.

При разрешенных масках прерывания (**RM(11-8)=M(4-1)=0**) для входных ПК, адаптер при переключениях входных ПК **DIN(4-1)** может формировать сигнал запроса прерывания **IRQ PCIE** с установкой в регистре **RGF** флагов **F(4-1)** прерываний от каждой из входных ПК.

При коде регистра **RM(15-12)=K(4-1)=0(1)** флаг прерывания **F()** формируется по переходу ПК **DIN()** из логического **0(1)** в логическую **1(0)**. Регистрация прерываний от сигналов ПК **DIN()** гарантируется при длительности импульса ПК более 8 мкс.

Для приема адаптером ПК вида БС(+27В)/обрыв, цепь ПК шунтируют резистором $R=2...3 \text{ Ком}$ на «корпус» вне платы, при этом наличие на входе уровня БС/обрыв, будет передаваться в PCIE логическим «0/1».

Выдача выходных ПК осуществляется из четырех разрядного регистра **DO**, который запоминает значение кода выходных ПК при записи регистра-порта адаптера **DO** по шине PCIE.

5.6 Формирование и обработка прерываний адаптера.

При работе адаптер может формировать до двадцати (20) сигналов прерываний, по одному от каждого из каналов ПК, и четыре - от каждой из входных ПК **DIN()**, в свою очередь эти прерывания формируют один сигнал запроса прерывания **IRQ PCIE**.

Флаги прерываний от каналов ПК **INT SI(8,1)** и **INT SO(8,1)** формируются в регистре адаптера **RGS** при приеме-выдаче слова ПК по данному каналу, если в канале выполняется условие **RC(15)=M=0** и **DTB(15)=M=1**. Вызов запроса прерывания **IRQ** по этим флагам возможен только при снятой маске прерывания регистра **RM(1)=M=0**. Прерывания от каналов ПК формируются по следующим условиям:

* по входным каналам - при приеме по заданному каналу слова ПК с заданным Адресом Параметра;

* по выходным каналам - при выдаче по заданному каналу слова ПК с заданным номером Счетчика Слов ПК.

Флаги прерываний от входных каналов ПК формируются при перезаписи принятого кода из буфера в ОЗУ ПК, по времени это происходит не позднее интервала 80 мкс. после окончания паузы 4T, следующей за словом ПК, вызвавшим это прерывание.

Флаги прерываний от выходных каналов ПК формируются при перезаписи выходного кода из ОЗУ ПК в выходной буфер канала, что по времени соответствует моменту начала выдачи предыдущего слова ПК плюс интервал не более 80 мкс.

При **RM(1)=M=0** и не нулевом состоянии регистра **RGS** адаптер в регистре **RGF(12)** формирует флаг **FS** прерывания от каналов ПК адаптера, а в разрядах регистра **RGF(11-8)** независимо формируются флаги прерываний от входных ПК **DIN(4-1)**.

При любом установленном флаге **FS** или **F(4-1)** в регистре **RGF**, адаптер формирует сигнал запроса прерывания **IRQ PCIE** с установкой в бите регистра **RGF(15)** флага **FQ** – признака, что прерывание **IRQ PCIE** установлено адаптером РЕХ429-1. Этот флаг необходим для указания программе в случае разделения одного прерывания **IRQ** двумя активными устройствами на PCIE.

После формирования сигнала **IRQ PCIE** адаптером, последующее формирование сигнала **IRQ** блокируется адаптером до выполнения записи произвольного кода в регистр **RGS(+6)**, при этом флаги прерываний **INT()** **RGS** и **F(4..1)** **RGF** продолжают накапливаться.

Флаг **FQ** и флаги **F(4..1)** регистра **RGF** снимаются после чтения регистра **RGF(+Ah)**, которое обязательно должно выполняться в обработчике прерывания адаптера.

Флаг **FS** и флаги **INT()** регистра **RGS** каналов ПК обнуляются после чтения регистра **RGS**, которое может выполняться как в обработчике прерываний, так и в основной программе.

Период возникновения условий прерываний по любому из каналов ПК или ПК не должен быть менее времени реакции и обработки прерывания **IRQ** процессором, иначе возможны потери прерываний.

6 РЕКОМЕНДАЦИИ ПОЛЬЗОВАТЕЛЯМ АДАПТЕРА.

Различные технические возможности адаптера, предусмотренные разработчиками не очевидны на первый взгляд пользователя и требуют дополнительных комментариев, которые приведены в этом разделе.

6.1 Программное Расписание (ТВ) каналов ПК.

- * позволяет гибко планировать адресное размещение параметров в ОЗУ адаптера;
- * адресовать общие параметры выдачи для N-каналов или для различных протоколов выдачи из одного источника (ячейки ОЗУ);
- * организовывать множество подготовленных кадров однократной выдачи (в суммарном пределе 256 слов ПК);
- * организовывать множество кадров однократного приема по Сч. Слов (в суммарном пределе 256 слов ПК канал);
- * не модифицируемые параметры выдачи не требуют их перезаписи в буфер при повторной выдаче;
- * при приеме организовывать прерывания в одном канале по различным Адресам Параметра.

6.2 DTB(14,13) - наличие управления приема-выдачи слов ПК по DTB.

При приеме по Сч. Слов позволяет организовывать режимы Анализатора ПК: трасса Параметра, «Сито» и т.п.

При циклической выдаче наличие двух разрядов **DTB(14,13)**, вместе с управлением по переключению бита **RC(14)=E**, позволяет без смены Задания быстро включать в кадр выдачи дополнительные зарезервированные в пустых словах Параметры, а так же организовывать режим псевдо-однократной выдачи, когда в кадре выдачи присутствуют три типа слов: не модифицируемые (**DTB(14,13)=00**), и модифицируемые (**DTB(14,13)=01,11**), которые выдаются в канал соответственно при **RC(14)=E=0,1** из двух разных областей ОЗУ- области выдачи и области модификации, которые меняются программой.

Такой режим защищает выдачу от «разрыва» кода при модификации, но требует удвоенного количества слов модифицируемых параметров в кадре выдачи.

6.3 NB - наличие 2-х буферов ПК на канал.

Позволяет быстро в пределах одного расписания (ТВ) в однократном режиме или произвольно переключать **NB** для фиксации кадра приема или перехода на подготовленный кадр выдачи (в т.ч. механизм защиты от «разрыва» кода ПК(младший/старший) приема или выдачи при совпадении с обменом по PCIE данного параметра.

6.4 NC - наличие 2-х буферов ТВ на канал ПК.

Позволяет иметь и быстро переключать на два различных протокола приема-выдачи ПК для фиксации кадра приема или перехода на подготовленный кадр выдачи (в т.ч. механизм защиты от «разрыва» кода ПК(младший./старший) приема или выдачи при совпадении с обменом по ISA.

6.5 Рекомендации по построению программ пользователя.

При построении программ необходимо в первую очередь, исходя из специфики задач правильно выбрать режим работы по каждому из каналов ПК, для входных каналов - это прием по АП или Сч. Слов и необходимость прерываний, для выходных - циклическая или однократная, с прерываниями или без, выдача ПК.

При **выдаче ПК** наиболее удобным является циклический режим выдачи без прерываний с подкачкой модифицируемых параметров в темпе задачи и построение необходимого цикла кадра выдачи включением в кадр пустых слов (пауз 36Т), при этом «медленные» параметры в кадре выдаются один раз, а более «быстрые» - два или более раз, что достигается составлением соответствующего расписания (ТВ) выдачи.

При всем удобстве работы, этот режим не исключает ситуации «разрыва» кода выдачи, когда смена параметра по PCIE в ОЗУ адаптера совпадает с запросом этого параметра каналом, при этом в канал может попасть половина слова (16-разр.) старого, половина нового от слова ПК (32 разряда), что не всегда допустимо.

Загрузка канала словом ПК (два 16-разрядных слова) в адаптере занимает время **1 мкс.**, при этом возможна ситуация попадания внутрь этого цикла ЗП по PCIE, и ситуация, когда ЗП по PCIE двух 16-разр. слов одного параметра будет разделена этим циклом.

Для исключения этой ситуации возможны следующие программные решения:

- * проверка на изменение только в одной половине слова ПК, что не приведет к разрыву кода ПК;
- * отслеживание по чтению Сч. Слов канала какой параметр в данный момент может быть запрошен каналом;
- * смена параметра в ОЗУ тремя записями: ЗП в старшую часть кода «0», ЗП младшей, ЗП старшей части кода ПК, при этом, в худшем (маловероятном) случае, в канал в данный момент выдастся пустое слово;

* одни и те же модифицируемые параметры выдавать из двух разных зон ОЗУ различаемых в ТВ-выдаче разными кодами **DTB(14,13)=01(11)** и адресами ПК, и управлять их выдачей перенастраивая бит **RCO(14)** данного канала (псевдо-разовая выдача), при этом модифицируется та область ОЗУ, из которой при данной настройке RCO выдаются пустые слова, перенастройка бита **RCO(14)** без установки флага Задания (**RCO(10)=1**) может производиться на фоне выдачи в любой момент времени и не приводит к обрыву или разрыву кода ПК;

* работать в однократном режиме выдачи с заранее подготовленным кадром данных ПК без модификации данных;

Однократный режим выдачи без модификации параметров в процессе выдачи полностью исключает ситуацию разрыва кода, но требует формирования периода кадра выдачи программой и отслеживания момента окончания кадра по прерыванию **IRQ** или по снятию бита **RSO(8)** для последующей выдачи задания и перехода на другую подготовленную зону выдачи ПК.

В однократном режиме выдачи с помощью Расписания DTB может быть создано произвольное количество кадров выдачи произвольной длины (в суммарном пределе 256 слов ПК), а при выдаче задания в RCO записывается начальный код Сч. Слов ПК, соответствующий началу данного кадра, конец кадра определяется битом DTB(0)=КМ в ТВ (в циклической выдаче начало кадра всегда должно соответствовать коду Сч. Слов=0).

Следует отметить, что прерывание **INT()** при выдаче для данного значения Сч. Слов формируется по времени в момент, когда началась выдача предыдущего слова ПК, но с этого момента можно уже перенастраивать работу канала (ЗП RCO) без опасения нарушить выдачу ПК.

При приеме ПК в задачах пользователя основными трудностями остается та же проблема защиты от «разрыва» кода ПК при чтении по PCIE, а так же организация файлового режима приема ПК (безадресный ПК).

Для защиты от «разрыва» кода можно предложить 4-х цикловое Чтение: ЧТ RS, ЧТ ПКмл., ЧТ ПКст., ЧТ RS и проверка на отсутствие модификации Сч. Слов RS после чтения ПК, а так же просто повторное чтение ПК с последующим сравнением.

Организация файлового приема зависит от используемого протокола обмена, но всегда предполагает прием заданного количества слов ПК по какому то условию.

Адаптер не может сформировать прерывание IRQ по значению кода Сч. Слов ПК SI, что вызывает трудности при организации приема файла, поэтому протокол нужно строить так чтобы передающая система выдавала однократный кадр длиной <256 слов ПК с предварительным уведомлением.

Прием файла может сопровождаться получением входной РК (с прерыванием IRQ или без) и последующего приема кадра известной длины в очищенную область памяти с настройкой канала на прием по Сч. Слов.

Возможен протокол когда в канале выделен специфичный АП, который содержит информацию о файле, получение данного слова ПК в адресном приеме (с прерыванием INT или без) означает, что будет передан файл и требуется настройка канала на режим приема по Сч. Слов, в этом случае требуется известное время на обработку прерывания и настройку канала перед передачей кадра ПК.

В регистре RS канала SI сохраняется текущее значение кода принятого количества слов ПК.

6.6 Рекомендации по эксплуатации и техническому обслуживанию.

Связь платы с внешними системами осуществляется через кабель, изготавливаемый пользователем и подключаемым к соединителю X1 платы, цепи соединителя X1 приведены в Табл.7. Каждый канал ПК должен быть выполнен (желательно экранированной) витой парой фаз А и В одноименного канала.

Плата устанавливается в свободный PCIE-слот ПЭВМ при выключенном питании ЭВМ.

Таблица 7. Цепи внешнего соединителя X1 платы адаптера РЕХ429-1-88.

Контакт	Цепь	Контакт	Цепь	Контакт	Цепь	Контакт	Цепь
1	SIB4	12	SIB5	23	SOB2	34	SOB5
2	SIA4	13	DIN1	24	SOA1	35	SOA4
3	SIB3	14	DO1	25	SIA2	36	SOB3
4	SIA3	15	GND	26	SIA1	37	SOA2
5	SIB8	16	GND	27	SIA6	38	SOB1
6	SIA8	17	SOB8	28	SIA5	39	GND
7	SIB7	18	SOA7	29	DIN2	40	-
8	SIA7	19	SOB6	30	DO2	41	DIN3
9	SIB2	20	SOA5	31	SOA8	42	DO3
10	SIB1	21	SOB4	32	SOB7	43	DIN4
11	SIB6	22	SOA3	33	SOA6	44	DO4

X1 - Розетка платная угловая D-SUB DHR-44F.

Адаптер изготавливается и поставляется в пяти исполнениях по количеству каналов ПК, в Таблице 8 приведены наименования исполнений платы, указаны имена используемых каналов ПК, и указано к каким выходным каналам ПК подключаются входные каналы ПК в режиме «Тест» (RM(3)=T=1) и в тестовой «заглушке» X1.

Таблица 8. Модификации Адаптера РЕХ429-1-XX по количеству каналов ПК.

Исполнения:	РЕХ429-1-88	РЕХ429-1-84	РЕХ429-1-44	РЕХ429-1-42	РЕХ429-1-22
Каналы SI:	SI1,..SI8	SI1,..SI8	SI1,..SI4	SI1,..SI4	SI1, SI2
Каналы SO:	SO1,..SO8	SO1,..SO4	SO1,..SO4	SO1, SO2	SO1, SO2
Режим "Тест"	SIn = SOn	SI1..4 = SI5..8 = SO1..4	SIn = SOn	SI1,2 = SI3,4 = SO1,2	SIn = SOn