Табл.1. 16-разрядные регистры-порты шины PCIe адаптера PEX429-1-XX.

Рег.	Адр	15	14	13	12	11	10	09	08	07	06	05	04	03	02	01	00	Режим доступа
RA	**+0**	**x/0**	Регистр Адреса ОЗУ A(14..0) с инкрементом при ЗП/ЧТ RD															**ЗП/ ЧТ** (**x** – безразл.)
RD	**+2**	Регистр Данных ОЗУ D(15..00)																**ЗП/ЧТ** с инкрм. **RA**
RM	**+4**	Режим K(4,..1)				Маска M(4,..1)				S	**x**			T	E	M	R	**ЗП**
RID	**+4**	**0**	**1**	**0**	**1**	**Каналов SI**				**Каналов SO**				**0**				**ЧТ,** программ. **RESET**
RGS	**+6**	Прерывания INT SO(8,..1)								Прерывания INT SI(8,..1)								**ЧТ** с обнулением **RGS**
		X																**ЗП** с обн. блокир.**IRQ**
DO	**+8**	**X (**регистр выходных РК**)**												РК **DOUT(4,..1)**				**ЗП** (сброс по RESET)
DI	**+8**	**0 (**регистр входных РК**)**												РК **DIN(4,..1)**				**ЧТ**
RGF	**+A**	**FQ**	**0**	**0**	**FS**	Флаги **F(4,..1)**				**0**				РК **DIN(4,..1)**				**ЧТ** с обнул. FQ,F(4,..1)

Внимание: Чтение регистра RID Идентификатора вызывает программный сброс Адаптера. (тот же RESET PCIe).

- RM(0)=R=1(0), реж.Настройка (Работа): ЗП PCIe в BUF ОЗУ есть (нет), прием-выдача ПК запрещен (разрешен).
- RM(1)=M=0(1), маска флага прерывания FS - формирование флага FS разрешено (запрещено);
- RM(2)=E=0(1), сигнал Запрет Выхода - выходы ПК, РК активны (на выходах ПК, РК логический «0».
- RM(3)=T=0(1), сигнал Тест – каналы SI, DI подключены к линии (SI() = SO(), DI() = DO());
- RM(7)=S=0(1), сигнал SI32- при приеме ПК в ОЗУ в 32-й разряд данных ПК записывается 0 (1);
- RM(11-8)=M(4-1)=0(1), маски флагов прерываний F(4,..1) -формирование флагов F() разрешено(запрещено);
- RM(15-12)=K(4-1)=0(1), режим флагов прерываний F(4,..1) -формирование флагов F() по логической «1»(0);

Прим: Сигн. R,E,M,M(4,..1) сбрасываются сигналом RESET, устанавливаются и снимаются программно.

Регистр прерываний **RGS** при чтении передает код сигналов прерываний каналов **ПК**, сформированных адаптером**,** при ненулевом коде в регистре и при снятой маске прерывания **(RM(1)=M=0)**, адаптер устанавливает флаг прерывания **FS**, который вызывает формирование запроса прерывания **IRQ** PCIe и может быть прочитан в регистре **RGF** адаптера.

Регистр **RGS** и флаг **FS** обнуляются после чтения регистра **RGS**, по сигналу **RESET** PCIe, при чтении регистра **RID** и при установке бита **RM(0)=R=1**, запись произвольного кода в регистр **RGS** снимает блокировку прерывания **IRQ** адаптера, которая устанавливается при каждом формировании сигнала **IRQ.**

Регистр флагов прерываний каналов ПК и РК адаптера RF(ЧТ).

- **RGF(15)=FQ,** флаг устанавливается адаптером при формировании запроса прерывания **IRQ** PCIe по установке любого из флагов **FS** или **F(4,..1)** регистра, сбрасывается при чтении регистра и по сигналам **RESET** адаптера;
- **RGF(12)=FS –** флаг устанавливается при ненулевом коде в регистре **RGS** адаптера при снятой маске прерывания **(RM(1)=M=0)**, сбрасывается при чтении регистра **RGS,** по сигналам **RESET** адаптера и при установке бита **RM(0)=R=1;**
- **RGF(11-8)=F(4-1) –** флаги прерываний от входных сигналов РК **DIN(4-1),** устанавливаются соответственно при сброшенных битах масок **RM(11-8)=M(4-1)=0** при поступлении сигнала логической «1» или «0» на соответствующем входе РК. Прерывание регистрируется при поступлении сигнала логической «1»(«0»), если соответствующие биты регистра **RM(15-12)=K(4-1) = «0»(«1»)**, флаги RF() сбрасывается при чтении регистра **RGF** и по сигналам **RESET** адаптера**;**
- **RGF(3-0)=DI(3-0)=РК DIN(4-1) -** при чтении передает код состояния входных каналов **РК**.

Табл.2. Форматы адреса ОЗУ A(14..0) при приеме и выдаче ПК (32К 16-разрядных слов).

Рг./Зона	14	13	12	11	10	09	08	07	06	05	04	03	02	01	00	Примечания
ПК SI	**1**	NB	DTB(12..09)				Счетчик Слов **CC**(7-0)=RS(7..0)								**1/0**	при приеме по **CC** (RS(9)=1)
			DTB(12-01)													при приеме по **АП** (RS(9)=0)
ПК SO																**NB** -Номер Банка ПК SI/SO
ТВ SI	**0**	**1**	NC	**0**	NK SI		Адрес Параметра **(АП)** SI= ПК(1-8)									**NK** -код номера канала SI/SO
ТВ SO				**1**	NK SO		Счетчик Слов **(CC)** SO(7-0)=RS(7..0)									**NC** -Номер Страницы ТВ
USER	**0**	**0**	**1**	Адрес = (1000..1FFF)h - RAM Зоны Пользователя												ЗП/ЧТ
BUF RB	**0**	**0**	**0**	**0**	**0**	**0**	**0**	**1**	**AB**	**0**	**0/1**	NK SI/SO				Рег. Буфер ПК Каналов ПК
RC	ADR RC SO(8,..1)=002Fh,..0028h; ADR RC SI(8,..1)=0027h,..0020h															Рег. Задания каналов ПК
BUF RS	ADR RS SO(8,..1)=001Fh,..0018h; ADR RS SI(8,..1)=0017h,..0010h															Рг. Сост./Режима Каналов ПК
BUF RF	ADR RF SO(8,..1)=000Fh,..0008h; ADR RF SI(8,..1)=0007h,..0000h															Рег. Частоты ПК каналов

Внимание: Зона **BUF** ОЗУ (RF,RS,RB) в режиме **Работа** (RM(0)=R=0) аппаратно защищена от записи по PCIe.

Табл.3. Формат Данных ОЗУ Таблицы управления (DTB) входных и выходных каналов SI, SO.

DTB	15	14	13	12 11 10 09	08 . . . 01	00	Режим ПК	Примечания.
SI	M	E	**x**	A ОЗУ ПК	A ОЗУ ПК A(8-1)	KM	прием по АП	при **E=1** нет ЗП ПК в ОЗУ
				A(12-09)	безразлично		прием по Сч.Сл.	при **E=0** есть ЗП ПК в ОЗУ
SO		E	E1	Адрес ОЗУ ПК A(12-01)			упр. выдача ПК	выдача ПК/форм. паузы 40Т

- **DTB(15)=M=1,** при RC(15)=0 данного канала формирует бит Прер. в соответствующем разряде регистра **RGS**;
- **DTB(14)=E=0(1) SI -**при **приеме** есть запись ПК в ОЗУ и инкремент СС (нет инкремента и записи ПК в ОЗУ)**;**
- **DTB(14,13)=E,E1 SO - выдача** слова ПК при **DTB(14,13)=00,** при **DTB(13)=1,** если **RC(14) = DTB(14);**
  - формирование паузы **40T** при **DTB(14,13)=10,** при **DTB(13)=1,** если **RC(14) # DTB(14).**
- **КМ=1 -** при **циклической выдаче** ПК обнуляет код **Сч. Слов** регистра **RS(7-0)** канала **SO**,
  - в **остальных** режимах обнуляет бит **RS(8)=ES,** прекращая прием-выдачу ПК по данному каналу.

Табл.4. Формат данных регистров настройки частоты каналов ПК.

Регистр	15..3	2	1	0	Обмен по PCIe
RF SI/SO	**0**	P	F1	F0	ЗП/ЧТ при R=1
RF SI/ SO	x	P	F1	F0	ЧТ при R=0

Код F1,F0	1X	01	00
Частота SI, кГц	100	48 +/-25%	12..14,5
Частота SO, кГц	100	50	12.5

При: P=0, для входных каналов- **контроль нечетности**, для выходных каналов- **дополнение до нечетности** ПК.
P=1, для входных каналов - **блокировка контроля**, для выходных каналов - **дополнение до четности** ПК.

Регистры **RB** предназначены для приема-выдачи текущего кода ПК каналов ПК, в режиме **Настройка** должны обнуляться пользователем, в режиме **Работа** регистры **RF, RB** доступны пользователю только по чтению.

Табл.5. Формат данных регистров управления RC,RS входных (SI), выходных (SO) каналов ПК.

Регистр	15 14 13 12	11	10 09 08	07...00	Режим PCIe	Режим ПК
RC SI	M **x** NB NC	**x**	ZC AC EC	Начальный код	ЗП / ЧТ	установка
RC SO	M E NB NC		ZC CC EC	Счетчика Слов ПК СС(7-0)		задания
RS SI/SO	**0**				ЗП при R=1	настройка **RF**
RS SI	**x x** NB NC	**0**	**0** AS ES	Текущий (исполнительный) код	ЧТ при R=0	прием ПК
RS SO			**0** CS ES	Счетчика Слов ПК СС(7-0)		Выдача ПК

Где:

- **RC(15)=M=1(0)** - запрет (разрешение) формир. Прер. **INT** данного канала в регистре **RGS** по метке **DTB(15)**.
- **RC(14) SO=E** - управление режимом выдачи ПК по меткам **DTB(14,13)** по данному каналу **SO** ПК.
- **RC,RS(13) =NB** - код **Номера Банка** данных **ПК** данного канала ПК, соответствует адресу ОЗУ A(13).
- **RC,RS(12) =NC** - код **Номера Страницы** данных **DTB** данного канала ПК, соответствует адресу ОЗУ A(12).
- **RC(10) =ZC=1** - флаг установки **задания** смены режима приема (выдачи) ПК по данному каналу.
- **RC,RS(9) SI =AC,AS=0(1)** - режим приема ПК по **Адр. Параметра** (по **Сч. Слов**) по данному каналу **SI**.
- **RC,RS(9) SO=CC,CS=0(1)** - **циклический (однократный)** режим выдачи ПК по данному каналу **SO**.
- **RC,RS(8) =EC,ES=0(1)** - **запрет (разрешение)** режима приема-выдачи ПК по данному каналу.

Связь платы с внешними системами осуществляется через кабель, изготавливаемый пользователем и подключаемым к соединителю X1 платы, цепи соединителя X1 приведены в Табл.6. Каждый канал ПК должен быть выполнен (желательно экранированной) витой парой фаз A и B одноименного канала.

Плата устанавливается в свободный PCIe-слот ПЭВМ при выключенном питании ЭВМ.

Таблица 6. Цепи внешнего соединителя X1 платы адаптера PEX429-1-88.

Контакт	Цепь	Контакт	Цепь	Контакт	Цепь	Контакт	Цепь
1	SIB4	12	SIB5	23	SOB2	34	SOB5
2	SIA4	13	DIN1	24	SOA1	35	SOA4
3	SIB3	14	DO1	25	SIA2	36	SOB3
4	SIA3	15	GND	26	SIA1	37	SOA2
5	SIB8	16	GND	27	SIA6	38	SOB1
6	SIA8	17	SOB8	28	SIA5	39	GND
7	SIB7	18	SOA7	29	DIN2	40	-
8	SIA7	19	SOB6	30	DO2	41	DIN3
9	SIB2	20	SOA5	31	SOA8	42	DO3
10	SIB1	21	SOB4	32	SOB7	43	DIN4
11	SIB6	22	SOA3	33	SOA6	44	DO4

X1 - Розетка платная угловая D-SUB DHR-44F.

Адаптер изготавливается и поставляется в пяти исполнениях по количеству каналов ПК, в Таблице 7 приведены наименования исполнений платы, указаны имена используемых каналов ПК, и указано к каким выходным каналам ПК подключаются входные каналы ПК в режиме «Тест» (RM(3)=T=1) и в тестовой «заглушке» X1.

Таблица 7. Модификации Адаптера PEX429-1-XX по количеству каналов ПК.

Исполнения:	PEX429-1-88	PEX429-1-84	PEX429-1-44	PEX429-1-42	PEX429-1-22
Каналы SI:	SI1,..SI8	SI1,..SI8	SI1,..SI4	SI1,..SI4	SI1, SI2
Каналы SO:	SO1,..SO8	SO1,..SO4	SO1,..SO4	SO1, SO2	SO1, SO2
Режим “Тест”	SIn = SOn	SI1..4 = SI5..8 = SO1..4	SIn = SOn	SI1,2 = SI3,4 = SO1,2	SIn = SOn